



IEEEシステムLSI賞

195Gb/s 1.2W三次元積層
チップ間誘導結合インターフェース

慶應義塾大学

三浦 典之 黒田 忠広 殿

第9回システムLSIワークショップポスターセッションにて発表の標記ポスターは審査員による選考の結果極めて完成度の高い研究発表と認められました

これを讃えIEEEシステムLSI賞を贈呈致します

2005年11月30日

IEEE Solid-State Circuits Society
Japan Chapter
Chair Tadashi Shibata

IEEE システム LSI 賞

195Gb/s 1.2W 三次元積層
チップ間誘導結合インターフェース

慶應義塾大学

三浦 典之 黒田 忠広 殿

第9回システムLSIワークショップポスターセッション
にて発表の標記ポスターは審査員による選考の結果
極めて完成度の高い研究発表と認められました
これを讃えIEEEシステムLSI賞を贈呈致します

2005年11月30日

IEEE Solid-State Circuits Society
Japan Chapter

Chair *Tadashi Shibata*